

概述

CH32F103x 系列产品是基于 ARM®Cortex-M3 内核设计的微控制器，所以与大部分 ARM 工具和软件兼容。此外，其外设和硬件设计兼容市场上一些主流微控制器，并在性能和功能上有所增强，方便用户快速导入，保持操作一致的基础上实现功能丰富化。

下表列出了对比其他同级产品的功能异同。

功能模块 异同对比		描 述	
		CH32F103x	同级类似产品（非全部）
系统供电		额定电压：3.3 或 5V	额定电压 3.3V
扩展配置（新增）		增加配置选项	无
系统/外设时钟		<ul style="list-style-type: none"> ● HSI 作为时钟源到 PLL，运行 72MHz 主频。 ● APB1 总线时钟可达到系统主频 ● SPI1/2 时钟最高 36MHz 	<ul style="list-style-type: none"> ● HSI 需要 2 分频才能送入 PLL ● APB1 总线时钟最高 36MHz
中断源		新增 USBHD 中断源	无
DMA		新增 DAC 通道，挂载通道 CH3 和 CH4	无
PVD 电压检测		<ul style="list-style-type: none"> ● 电压阈值范围更宽 	
USBHD 外设 （新增功能）		<ul style="list-style-type: none"> ● 支持 USB2.0 全速主机/设备功能 ● 唤醒中断源和 USBID 一致 	无
USBID 外设		<ul style="list-style-type: none"> ● 增加 USB 设备低速模式 ● 增加内置电阻，无需外接 ● 其他部分兼容 	仅支持全速模式且需外置电阻
ADC 外设		<ul style="list-style-type: none"> ● 内置一个 ADC 单元 	可能包含 ADC1 和 ADC2
Touchkey 外设 （新增功能）		<ul style="list-style-type: none"> ● 16 路触摸按键通道检测 	无
DAC 外设 （新增功能）		<ul style="list-style-type: none"> ● 一个 DAC 单元，2 路模拟信号输出。 	无
FLASH 模块		<ul style="list-style-type: none"> ● 增加快速编程模式（页编程/擦除） ● 其他部分一致 	仅支持标准编程模式（16bit）
用户选择字		<ul style="list-style-type: none"> ● 增加 3 位配置功能 ● 其他部分一致 	支持
GPIO 引脚		<ul style="list-style-type: none"> ● 与系统供电电压同步 ● 支持部分引脚的 EVOE 功能 	<ul style="list-style-type: none"> ● 额定 3.3V，可承受 5V
调试支持	调试接口	<ul style="list-style-type: none"> ● 仅支持 SWD 	包含 SWD 或 JTAG
	TPIU	<ul style="list-style-type: none"> ● 仅支持异步模式 	可能包含异步或同步
	ETM	不支持	支持
电气特性		参考 CH32F103DS0 数据手册	
其他功能		一致	
引脚分配		一致	
焊接封装		一致	

1 系统供电/GPIO

系统电源包括 $V_{DD1}/V_{DD2}/V_{DD3}/V_{DDA}/V_{BAT}$ 端。

- $V_{DD} = 2.7 \sim 5.5V$: VDD引脚为 I/O 引脚、RC 振荡器、复位模块和内部调压器供电。
- $V_{DDA} = 2.7 \sim 5.5V$: 为 ADC、温度传感器和 PLL 的模拟部分提供供电。 V_{DDA} 和 V_{SSA} 必须分别连接到 V_{DD} 和 V_{SS} 。
- $V_{BAT} = 1.8 \sim 5.5V$: 当关闭 VDD 时, 系统切换到 V_{BAT} 单独为 RTC、外部 32KHz 振荡器和后备寄存器供电。

所以系统额定电压包括 3.3V 和 5V, GPIO 端口信号输入输出电平在不同系统供电下不同, 跟随系统电压范围。

支持事件输出 (EVOE) 功能的 GPIO 引脚包括: PA13/PA14/PB2/PC0-PC5/PC11/PC13-PC15/PD0/PD2。

详细参数见 CH32F103DS0 数据手册 3.3.10 节。

2 扩展配置

系统新增了 EXTEND 扩展配置寄存器, 提供了扩展功能的控制位。该模块使用 AHB 时钟, 只在系统上电复位时执行复位动作。

配置扩展控制寄存器 (EXTEN_CTR)

基地址: 0x4002_3800

偏移地址: 0x00

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved					LDO TRIM	ULLDO TRIM[1:0]	LKUP RESET	LKUP EN	Reser ved	HSI PRE	USB 5VSEL	USBHD IO	USB PU	USB LS	

位	名称	访问	描述	复位值
[31:11]	Reserved	RO	保留。	0
10	LDOTRIM	RW	调整数字内核电压值: 1: 1.62V; 0: 1.5V (推荐)	0
[9:8]	ULLDOTRIM	RW	调整低功耗模式下, ULLDO 电压值	10b
7	LKUPRESET	RW1	LOCKUP 复位标志: 1: 发生 LOCKUP 导致系统复位, 写 1 清除; 0: 正常。	0
6	LKUPEN	RW	LOCKUP 监测功能: 1: 启用, 系统发生 lock-up 时执行复位并将 LKUP_RESET 置位; 0: 不启用。	0
5	Reserved	RO	保留。	0
4	HSIPRE	RW	HSI 时钟是否分频:(只能在 PLL 关闭下写入) 1: HSI 时钟作为 PLL 输入时钟; 0: HSI 时钟经 2 分频作为 PLL 输入时钟。	0

3	USB5VSEL	RW	在不同系统供电下使用 USB 功能配置： 1：系统额定供电（V _{DD} ）5V； 0：系统额定供电（V _{DD} ）3.3V。	0
2	USBHDIO	RW	PB6/PB7 引脚功能配置： 1：复用为 USBHD 功能； 0：其他功能	0
1	USBDPU	RW	USBD 内部上拉电阻是否启用： 1：启用（外部不用接上拉电阻）； 0：不启用（外部要接上拉电阻）。	0
0	USBDLS	RW	USBD 工作模式选择： 1：低速模式； 0：全速模式。	0

上述寄存器提供了下面几点配置选择：

- 1) 调节内置电压：LDOTRIM 和 ULLDOTRIM 字段选择默认值，在调节性能和功耗时可以修改其值。
- 2) PLL 时钟选择：HSIPRE 字段配合原有的时钟配置寄存器，提供了 HSI 时钟进行分频或不分频作为 PLL 的输入时钟的选择。
- 3) Lock-up 监控：LKUPEN 字段启用，将打开系统的 Lock-up 情况监控，一旦发生 Lock-up 情况，系统将进行软件复位，并将 LKUPRESET 字段置 1，读取后可以写 1 清除此标志。
- 4) USBD 内置电阻及速度：USB 全速设备控制器（USBD）通过 USBDPU 字段选择是否使用内置的上拉电阻（1.5K Ω ），不启用时需要在 USB 的引脚上接上拉电阻。USBDLS 字段配置当前 USB 设备速度模式。为了更好的进行 USB 信号匹配，在系统额定 5V 供电时，将 USB5VSEL 字段置 1，额定 3.3V 供电时，将 USB5VSEL 字段清 0。
- 5) USBHD 功能引脚选择：USBHD 全速主机/设备控制器使用需要打开 USBHDIO 控制位，将 PB6/PB7 引脚作为 USB 信号通讯功能。为了更好的进行 USB 信号匹配，在系统额定 5V 供电时，将 USB5VSEL 字段置 1，额定 3.3V 供电时，将 USB5VSEL 字段清 0。

3 系统/外设时钟

- 新增 HSI 时钟源直接到 PLL，需要配置 RCC 寄存器的 PLLSRC 位和配置扩展控制寄存器 EXTEN_CTR。
- APB1 总线时钟不受限，可以运行 72MHz。
- SPI 时钟可以达到总线时钟一半，最高 36MHz。

4 中断源/DMA/PVD

- 新增 USBHD 模块使用中断位置为 43，作为设备功能产生唤醒中断同步到 USBD 的唤醒中断位置 42。
- 新增 DAC 模块使用 DMA 功能时，2 路通道分别挂载 DMA 控制器通道 3 和 4。
- 系统的 PVD 电压监控范围和档位，具体参考 CH32F103DS0 手册的 3.3.4 节。

5 USB 全速主机/设备控制器 (USBHD)

5.1 USB 控制器简介

芯片内嵌 USB 主从控制器及收发器，特性如下：

- 支持 USB Host 主机功能和 USB Device 设备功能。
- 支持 USB2.0 全速 12Mbps 或者低速 1.5Mbps。
- 支持 USB 控制传输、批量传输、中断传输、同步/实时传输。
- 支持最大 64 字节的数据包，内置 FIFO，支持中断和 DMA。

5.2 寄存器描述

USB 相关寄存器分为 3 个部分，部分寄存器是在主机和设备模式下进行复用的。

- (1)、USB 全局寄存器
- (2)、USB 设备控制寄存器
- (3)、USB 主机控制寄存器

5.2.1 全局寄存器描述

表 5-1 USB 相关寄存器列表 (标灰受 RB_UC_RESET_SIE 复位控制)

名称	访问地址	描述	复位值
R8_USB_TYPE_C_CTRL	0x40023438	USB type-C 配置寄存器	0x00
R8_USB_CTRL	0x40023400	USB 控制寄存器	0x06
R8_USB_INT_EN	0x40023402	USB 中断使能寄存器	0x00
R8_USB_DEV_AD	0x40023403	USB 设备地址寄存器	0x00
R32_USB_STATUS	0x40023404	USB 状态寄存器	0xXX20XXXX
R8_USB_MIS_ST	0x40023405	USB 杂项状态寄存器	0xXX
R8_USB_INT_FG	0x40023406	USB 中断标志寄存器	0x20
R8_USB_INT_ST	0x40023407	USB 中断状态寄存器	0xXX
R8_USB_RX_LEN	0x40023408	USB 接收长度寄存器	0xXX

USB type-C 配置寄存器 (R8_USB_TYPE_C_CTRL)

位	名称	访问	描述	复位值
7	RB_UTCC_GP_BIT	RW	USB 通用标志位，用户自定义。	0
6	RB_UCC2_PD_EN	RW	UCC2 引脚的内部 5.1K 下拉电阻： 1：使能； 0：禁止。	0
[5:4]	RB_UCC2_PU_EN	RW	UCC2 引脚内部上拉电阻控制位： 00：禁止内部上拉电阻； 01：开启内部 36K 上拉，提供默认 USB 电流； 10：开启内部 12K 上拉，可提供 1.5A 电流； 11：开启内部 4.7K 上拉，可提供 3A 电流。	00b
3	RB_VBUS_PD_EN	RW	VBUS 引脚内部 10K 下拉电阻： 1：使能； 0：禁止。	0
2	RB_UCC1_PD_EN	RW	UCC1 引脚的内部 5.1K 下拉电阻： 1：使能； 0：禁止。	0

[1:0]	RB_UCC1_PU_EN	RW	UCC1 引脚内部上拉电阻控制位： 00：禁止内部上拉电阻； 01：开启内部 36K 上拉，提供默认 USB 电流； 10：开启内部 12K 上拉，可提供 1.5A 电流； 11：开启内部 4.7K 上拉，可提供 3A 电流。	00b
-------	---------------	----	---	-----

上述 USB type-C 上拉电阻和下拉电阻独立于 GPIO 端口方向控制和上拉电阻使能寄存器所控制的端口上拉电阻，当引脚用于 USB type-C 时，应该禁止该引脚对应的端口上拉电阻，建议对该引脚启用高阻输入模式（避免该引脚输出低电平或者高电平）。

USB 控制寄存器 (R8_USB_CTRL)

位	名称	访问	描述	复位值
7	RB_UC_HOST_MODE	RW	USB 工作模式选择位： 1：主机模式 (HOST)； 0：设备模式 (DEVICE)。	0
6	RB_UC_LOW_SPEED	RW	USB 总线信号传输速率选择位： 1：1.5Mbps； 0：12Mbps。	0
5	RB_UC_DEV_PU_EN	RW	USB 设备模式下，USB 设备使能和内部上拉电阻控制位，为 1 则使能 USB 设备传输并且启用内部上拉电阻。	0
[5:4]	MASK_UC_SYS_CTRL	RW	见下表配置 USB 系统。	00b
3	RB_UC_INT_BUSY	RW	USB 传输完成中断标志未清零前自动暂停使能位： 1：在中断标志 UIF_TRANSFER 未清零前自动暂停，设备模式下自动应答忙 NAK，主机模式下自动暂停后续传输； 0：不暂停。	0
2	RB_UC_RESET_SIE	RW	USB 协议处理器软件复位控制位： 1：强制复位 USB 协议处理器 (SIE)，需要软件清零； 0：不复位。	1
1	RB_UC_CLR_ALL	RW	USB 的 FIFO 和中断标志清零： 1：强制清空和清零； 0：不清。	1
0	RB_UC_DMA_EN	RW	USB 的 DMA 和 DMA 中断控制位： 1：使能 DMA 功能和 DMA 中断； 0：关闭 DMA。	0

由 RB_UC_HOST_MODE 和 MASK_UC_SYS_CTRL 组成 USB 系统控制组合：

表 5-2 USB 系统控制组合

RB_UC_HOST_MODE	MASK_UC_SYS_CTRL	USB 系统控制描述
0	00	禁止 USB 设备功能，关闭内部上拉电阻。
0	01	使能 USB 设备功能，关闭内部上拉电阻，需加外部上拉。
0	1x	使能 USB 设备功能，启用内部 1.5K 上拉电阻。该上拉电阻优先于下拉电阻，也可用于 GPIO 模式。
1	00	USB 主机模式，正常工作状态。

1	01	USB 主机模式，强制 DP/DM 输出 SE0 状态。
1	10	USB 主机模式，强制 DP/DM 输出 J 状态。
1	11	USB 主机模式，强制 DP/DM 输出 K 状态/唤醒。

USB 中断使能寄存器 (R8_USB_INT_EN)

位	名称	访问	描述	复位值
7	RB_UIE_DEV_SOF	RW	USB 设备模式，接收 SOF 包中断： 1：使能中断； 0：禁止中断。	0
6	RB_UIE_DEV_NAK	RW	USB 设备模式，接收到 NAK 中断： 1：使能中断； 0：禁止中断。	0
5	Reserved	RO	保留。	0
4	RB_UIE_FIFO_OV	RW	FIFO 溢出中断： 1：使能中断； 0：禁止中断。	0
3	RB_UIE_HST_SOF	RW	USB 主机模式，SOF 定时中断： 1：使能中断； 0：禁止中断。	0
2	RB_UIE_SUSPEND	RW	USB 总线挂起或唤醒事件中断： 1：使能中断； 0：禁止中断。	0
1	RB_UIE_TRANSFER	RW	USB 传输完成中断： 1：使能中断； 0：禁止中断。	0
0	RB_UIE_DETECT	RW	USB 主机模式，USB 设备连接或断开事件中断： 1：使能中断； 0：禁止中断。	0
	RB_UIE_BUS_RST	RW	USB 设备模式，USB 总线复位事件中断： 1：使能中断； 0：禁止中断。	0

USB 设备地址寄存器 (R8_USB_DEV_AD)

位	名称	访问	描述	复位值
7	RB_UDA_GP_BIT	RW	USB 通用标志位，用户自定义。	0
[6:0]	MASK_USB_ADDR	RW	主机模式：当前操作的 USB 设备地址； 设备模式：该 USB 自身地址。	0000000b

USB 杂项状态寄存器 (R8_USB_MIS_ST)

位	名称	访问	描述	复位值
7	RB_UMS_SOF_PRES	RO	USB 主机模式下 SOF 包预示状态位： 1：将要发送 SOF 包，此时如有其它 USB 数据包将被自动延后； 0：无 SOF 包发送。	X
6	RB_UMS_SOF_ACT	RO	USB 主机模式下 SOF 包传输状态位： 1：正在发出 SOF 包； 0：发送完成或者空闲。	X
5	RB_UMS_SIE_FREE	RO	USB 协议处理器的空闲状态位： 1：协议器空闲； 0：忙，正在进行 USB 传输。	1

4	RB_UMS_R_FIFO_RDY	RO	USB 接收 FIFO 数据就绪状态位： 1: 接收 FIFO 非空； 0: 接收 FIFO 为空。	0
3	RB_UMS_BUS_RESET	RO	USB 总线复位状态位： 1: 当前 USB 总线处于复位态； 0: 当前 USB 总线处于非复位态。	X
2	RB_UMS_SUSPEND	RO	USB 挂起状态位： 1: USB 总线处于挂起态，有一段时间没有 USB 活动； 0: USB 总线处于非挂起态。	0
1	RB_UMS_DM_LEVEL	RO	USB 主机模式下，设备刚连入 USB 端口是 DM 引脚的电平状态，用于判断速度： 1: 高电平/低速； 0: 低电平/全速。	0
0	RB_UMS_DEV_ATTACH	RO	USB 主机模式下端口的 USB 设备连接状态位： 1: 端口已经连接 USB 设备； 0: 端口没有 USB 设备连接。	0

USB 中断标志寄存器 (R8_USB_INT_FG)

位	名称	访问	描述	复位值
7	RB_U_IS_NAK	RO	USB 设备模式下，NAK 响应状态位： 1: 当前 USB 传输过程中回应 NAK； 0: 无 NAK 响应。	0
6	RB_U_TOG_OK	RO	当前 USB 传输 DATA0/1 同步标志匹配状态位： 1: 同步； 0: 不同步。	0
5	RB_U_SIE_FREE	RO	USB 协议处理器空闲状态位： 1: USB 空闲； 0: 忙，正在进行 USB 传输。	1
4	RB_UIF_FIFO_OV	RW	USB FIFO 溢出中断标志位，写 1 清零： 1: FIFO 溢出触发； 0: 无事件。	0
3	RB_UIF_HST_SOF	RW	USB 主机模式下 SOF 定时中断标志位，写 1 清零： 1: SOF 包传输完成触发； 0: 无事件。	0
2	RB_UIF_SUSPEND	RW	USB 总线挂起或唤醒事件中标志位，写 1 清零： 1: USB 挂起事件或唤醒事件触发； 0: 无事件。	0
1	RB_UIF_TRANSFER	RW	USB 传输完成中断标志位，写 1 清零： 1: 一个 USB 传输完成触发； 0: 无事件。	0
0	RB_UIF_DETECT	RW	USB 主机模式下 USB 设备连接或断开事件中标志位，写 1 清零： 1: 检测到 USB 设备连接或断开触发；	0

			0: 无事件。	
	RB_UIF_BUS_RST	RW	USB 设备模式下 USB 总线复位事件中断标志位, 写 1 清零: 1: USB 总线复位事件触发; 0: 无事件。	0

USB 中断状态寄存器(R8_USB_INT_ST)

位	名称	访问	描述	复位值
7	RB_UIS_IS_NAK	RO	USB 设备模式下, NAK 响应状态位, 同 RB_U_IS_NAK: 1: 当前 USB 传输过程中回应 NAK; 0: 无 NAK 响应。	0
6	RB_UIS_TOG_OK	RO	当前 USB 传输 DATA0/1 同步标志匹配状态位, 同 RB_U_TOG_OK: 1: 同步; 0: 不同步。	0
[5:4]	MASK_UIS_TOKEN	RO	设备模式下, 当前 USB 传输事务的令牌 PID 标识。	XXb
[3:0]	MASK_UIS_ENDP	RO	设备模式下, 当前 USB 传输事务的端点号。	XXXXb
	MASK_UIS_H_RES	RO	主机模式下, 当前 USB 传输事务的应答 PID 标识, 0000 表示设备无应答或超时; 其它值表示应答 PID。	XXXXb

MASK_UIS_TOKEN 用于 USB 设备模式下标识当前 USB 传输事务的令牌 PID: 00 表示 OUT 包; 01 表示 SOF 包; 10 表示 IN 包; 11 表示 SETUP 包。

MASK_UIS_H_RES 仅在主机模式下有效。在主机模式下, 若主机发送 OUT/SETUP 令牌包时, 则该 PID 是握手包 ACK/NAK/STALL, 或者是设备无应答/超时。若主机发送 IN 令牌包, 则该 PID 是数据包的 PID (DATA0/DATA1) 或者握手包 PID。

USB 接收长度寄存器(R8_USB_RX_LEN)

位	名称	访问	描述	复位值
[7:0]	R8_USB_RX_LEN	RO	当前 USB 端点接收的数据字节数。	XXh

5.2.2 设备寄存器描述

USBHD 模块在 USB 设备模式下, 提供了端点 0、1、2、3、4 共 5 组双向端点, 所有端点的最大数据包长度都是 64 字节。

端点 0 是默认端点, 支持控制传输, 发送和接收共用一个 64 字节数据缓冲区。

端点 1、端点 2、端点 3 各自包括一个发送端点 IN 和一个接收端点 OUT, 发送和接收各有一个独立的 64 字节或者双 64 字节数据缓冲区, 支持批量传输、中断传输和实时/同步传输。

端点 4 包括一个发送端点 IN 和一个接收端点 OUT, 发送和接收各有一个独立的 64 字节数据缓冲区, 支持批量传输、中断传输和实时/同步传输。

每组端点都具有一个控制寄存器 R8_UEPn_CTRL 和发送长度寄存器 R8_UEPn_T_LEN(n=0/1/2/3/4), 用于设定该端点的同步触发位、对 OUT 事务和 IN 事务的响应以及发送数据的长度等。

作为 USB 设备所必要的 USB 总线上拉电阻可以由软件随时设置是否启用，当 USB 控制寄存器 R8_USB_CTRL 中的 RB_UC_DEV_PU_EN 置 1 时，控制器根据 RB_UD_LOW_SPEED 的速度设置，在内部为 USB 总线的 DP/DM 引脚连接上拉电阻，并启用 USB 设备功能。

当检测到 USB 总线复位、USB 总线挂起或唤醒事件，或者当 USB 成功处理完数据发送或者数据接收后，USB 协议处理器都将设置相应的中断标志，如果中断使能打开，还会产生相应的中断请求。应用程序可以直接查询或在 USB 中断服务程序中查询并分析中断标志寄存器 R8_USB_INT_FG，根据 RB_UIF_BUS_RST 和 RB_UIF_SUSPEND 进行相应的处理；并且，如果 RB_UIF_TRANSFER 有效，那么还需要继续分析 USB 中断状态寄存器 R8_USB_INT_ST，根据当前端点号 MASK_UIS_ENDP 和当前事务令牌 PID 标识 MASK_UIS_TOKEN 进行相应的处理。如果事先设定了各个端点的 OUT 事务的同步触发位 RB_UEP_R_TOG，那么可以通过 RB_U_TOG_OK 或者 RB_UIS_TOG_OK 判断当前所接收到的数据包的同步触发位是否与该端点的同步触发位匹配，如果数据同步，则数据有效；如果数据不同步，则数据应该被丢弃。每次处理完 USB 发送或者接收中断后，都应该正确修改相应端点的同步触发位，用于下次所发送的数据包或者下次所接收的数据包是否同步检测；另外，设置 RB_UEP_AUTO_TOG 可以实现在发送成功或者接收成功后自动翻转相应的同步触发位。

各个端点准备发送的数据在各自的缓冲区中，准备发送的数据长度是独立设定在 R8_UEPn_T_LEN 中；各个端点接收到的数据在各自的缓冲区中，但是接收到的数据长度都在 USB 接收长度寄存器 R8_USB_RX_LEN 中，可以在 USB 接收中断时根据当前端点号区分。

表 5-3 USB 设备相关寄存器列表（标灰受 RB_UC_RESET_SIE 复位控制）

名称	访问地址	描述	复位值
R8_UDEV_CTRL	0x40023401	USB 设备物理端口控制寄存器	0xX0
R8_UEP4_1_MOD	0x4002340c	端点 1/4 模式控制寄存器	0x00
R8_UEP2_3_MOD	0x4002340d	端点 2/3 模式控制寄存器	0x00
R16_UEP0_DMA	0x40023410	端点 0 缓冲区起始地址	0xXXXX
R16_UEP1_DMA	0x40023414	端点 1 缓冲区起始地址	0xXXXX
R16_UEP2_DMA	0x40023418	端点 2 缓冲区起始地址	0xXXXX
R16_UEP3_DMA	0x4002341c	端点 3 缓冲区起始地址	0xXXXX
R8_UEP0_T_LEN	0x40023420	端点 0 发送长度寄存器	0xXX
R8_UEP0_CTRL	0x40023422	端点 0 控制寄存器	0x00
R8_UEP1_T_LEN	0x40023424	端点 1 发送长度寄存器	0xXX
R8_UEP1_CTRL	0x40023426	端点 1 控制寄存器	0x00
R8_UEP2_T_LEN	0x40023428	端点 2 发送长度寄存器	0xXX
R8_UEP2_CTRL	0x4002342a	端点 2 控制寄存器	0x00
R8_UEP3_T_LEN	0x4002342c	端点 3 发送长度寄存器	0xXX
R8_UEP3_CTRL	0x4002342e	端点 3 控制寄存器	0x00
R8_UEP4_T_LEN	0x40023430	端点 4 发送长度寄存器	0xXX
R8_UEP4_CTRL	0x40023432	端点 4 控制寄存器	0x00

USB 设备物理端口控制寄存器 (R8_UDEV_CTRL)

位	名称	访问	描述	复位值
7	RB_UD_PD_DIS	RW	USB 设备端口 UD+/UD- 引脚内部下拉电	1

			阻控制位： 1：禁用内部下拉；0：使能内部下拉。 可用于 GPIO 模式提供下拉电阻。	
6	Reserved	RO	保留。	0
5	RB_UD_DP_PIN	RO	当前 UD+引脚状态： 1：高电平； 0：低电平。	X
4	RB_UD_DM_PIN	RO	当前 UD-引脚状态： 1：高电平； 0：低电平。	X
3	Reserved	RO	保留。	0
2	RB_UD_LOW_SPEED	RW	USB 设备物理端口低速模式使能位： 1：选择 1.5Mbps 低速模式； 0：选择 12Mbps 低速模式。	0
1	RB_UD_GP_BIT	RW	USB 设备模式通用标志位，用户自定义。	0
0	RB_UD_PORT_EN	RW	USB 设备物理端口使能位： 1：使能物理端口；0：禁用物理端口。	0

端点 1/4 模式控制寄存器 (R8_UEP4_1_MOD)

位	名称	访问	描述	复位值
7	RB_UEP1_RX_EN	RW	1：使能端点 1 接收 (OUT)； 0：禁止端点 1 接收。	0
6	RB_UEP1_TX_EN	RW	1：使能端点 1 发送 (IN)； 0：禁止端点 1 发送。	0
5	Reserved	RO	保留。	0
4	RB_UEP1_BUF_MOD	RW	端点 1 数据缓冲区模式控制位。	0
3	RB_UEP4_RX_EN	RW	1：使能端点 4 接收 (OUT)； 0：禁止端点 4 接收。	0
2	RB_UEP4_TX_EN	RW	1：使能端点 4 发送 (IN)； 0：禁止端点 4 发送。	0
[1:0]	Reserved	RO	保留。	0

bUEP4_RX_EN 和 bUEP4_TX_EN 组合配置 USB 端点 0 和 4 的数据缓冲区模式，具体参考下表：

表 5-4 端点 0 和 4 缓冲区模式

bUEP4_RX_EN	bUEP4_TX_EN	描述：以 UEPO_DMA 为起始地址由低向高排列
0	0	端点 0 单 64 字节收发共用缓冲区 (IN 和 OUT)。
1	0	端点 0 单 64 字节收发共用缓冲区；端点 4 单 64 字节接收缓冲区 (OUT)。
0	1	端点 0 单 64 字节收发共用缓冲区；端点 4 单 64 字节发送缓冲区 (IN)。
1	1	端点 0 单 64 字节收发共用缓冲区；端点 4 单 64 字节接收缓冲区 (OUT)； 端点 4 单 64 字节接收缓冲区 (IN)。总共 192 字节排列如下： UEPO_DMA+0 地址：端点 0 收发共用缓冲区 64 字节起始地址； UEPO_DMA+64 地址：端点 4 接收缓冲区 64 字节起始地址； UEP1_DMA+128 地址：端点 4 发送缓冲区 64 字节起始地址。

端点 2/3 模式控制寄存器 (R8_UEP2_3_MOD)

位	名称	访问	描述	复位值
---	----	----	----	-----

7	RB_UEP3_RX_EN	RW	1: 使能端点 3 接收 (OUT); 0: 禁止端点 3 接收。	0
6	RB_UEP3_TX_EN	RW	1: 使能端点 3 发送 (IN); 0: 禁止端点 3 发送。	0
5	Reserved	RO	保留。	0
4	RB_UEP3_BUF_MOD	RW	端点 3 数据缓冲区模式控制位。	0
3	RB_UEP2_RX_EN	RW	1: 使能端点 2 接收 (OUT); 0: 禁止端点 2 接收。	0
2	RB_UEP2_TX_EN	RW	1: 使能端点 2 发送 (IN); 0: 禁止端点 2 发送。	0
1	Reserved	RO	保留。	0
0	RB_UEP2_BUF_MOD	RW	端点 2 数据缓冲区模式控制位。	0

由 RB_UEPn_RX_EN 和 RB_UEPn_TX_EN 以及 RB_UEPn_BUF_MOD(n=1/2/3)组合分别配置 USB 端点 1、2、3 的数据缓冲区模式，具体参考下表。其中，在双 64 字节缓冲区模式下，USB 数据传输时将根据 RB_UEP*_TOG=0 选择前 64 字节缓冲区，根据 RB_UEP*_TOG=1 选择后 64 字节缓冲区，设置 RB_UEP_AUTO_TOG=1 可实现自动切换。

表 5-5 端点 n 缓冲区模式 (n=1/2/3)

RB_UEPn_RX_EN	RB_UEPn_TX_EN	RB_UEPn_BUF_MOD	描述: 以 R16_UEPn_DMA 为起始地址由低向高排列
0	0	X	端点被禁用, 未用到 R16_UEPn_DMA 缓冲区。
1	0	0	单 64 字节接收缓冲区 (OUT)。
1	0	1	双 64 字节接收缓冲区 (OUT), 由 RB_UEP_R_TOG 选择。
0	1	0	单 64 字节发送缓冲区 (N)。
0	1	1	双 64 字节发送缓冲区 (IN), 由 RB_UEP_T_TOG 选择。
1	1	0	单 64 字节接收缓冲区 (OUT), 单 64 字节发送缓冲区 (IN)。
1	1	1	双 64 字节接收缓冲区 (OUT), 通过 RB_UEP_R_TOG 选择, 双 64 字节发送缓冲区 (IN), 通过 RB_UEP_T_TOG 选择。 全部 256 字节排列如下: UEPn_DMA+0 地址: RB_UEP_R_TOG=0 时端点接收地址; UEPn_DMA+64 地址: RB_UEP_R_TOG=1 时端点接收地址; UEPn_DMA+128 地址: RB_UEP_T_TOG=0 时端点发送地址; UEPn_DMA+192 地址: RB_UEP_T_TOG=1 时端点发送地址。

端点 n 缓冲区起始地址 (R16_UEPn_DMA) (n=0/1/2/3)

位	名称	访问	描述	复位值
[15:0]	R16_UEPn_DMA	RW	端点 n 缓冲区起始地址。 低 15 位有效, 地址必须 4 字节对齐。	XXXXh

注: 接收数据的缓冲区的长度 $\geq \min$ (可能收到的最大数据包长度 + 2 字节, 64 字节)。

端点 n 发送长度寄存器 (R8_UEPn_T_LEN) (n=0/1/2/3/4)

位	名称	访问	描述	复位值
[7:0]	R8_UEPn_T_LEN	RW	设置 USB 端点 n 准备发送的数据字节数。	XXh

端点 n 控制寄存器 (R8_UEPn_CTRL) (n=0/1/2/3/4)

位	名称	访问	描述	复位值
7	RB_UEP_R_TOG	RW	USB 端点 n 的接收器 (处理 OUT 事务) 期望的同步触发位: 1: 期望 DATA1; 0: 期望 DATA0。	0
6	RB_UEP_T_TOG	RW	USB 端点 n 的发送器 (处理 IN 事务) 准备的同步触发位: 1: 发送 DATA1; 0: 发送 DATA0。	0
5	Reserved	RO	保留。	0
4	RB_UEP_AUTO_TOG	RW	同步触发位自动翻转使能控制位: 1: 数据发送或接收成功后自动翻转相应的同步触发位; 0: 不自动翻转, 可以手动切换。 只支持端点 1/2/3。	0
[3:2]	MASK_UEP_R_RES	RW	端点 n 的接收器对 OUT 事务的响应控制: 00: 应答 ACK; 01: 超时/无响应, 用于非端点 0 的实时/同步传输; 10: 应答 NAK 或忙; 11: 应答 STALL 或错误。	00b
[1:0]	MASK_UEP_T_RES	RW	端点 n 的发送器对 IN 事务的响应控制: 00: DATA0/DATA1 数据就绪并期望 ACK; 01: 应答 DATA0/DATA1 并期望无响应, 用于非端点 0 的实时/同步传输; 10: 应答 NAK 或忙; 11: 应答 STALL 或错误。	00b

5.2.3 USB 主机寄存器

在 USB 主机模式下, 芯片提供了一组双向主机端点, 包括一个发送端点 OUT 和一个接收端点 IN, 一个数据包的最大长度是 64 字节, 支持控制传输、中断传输、批量传输和实时/同步传输。

主机端点发起的每一个 USB 事务, 在处理结束后总是自动设置 RB_UIF_TRANSFER 中断标志。应用程序可以直接查询或在 USB 中断服务程序中查询并分析中断标志寄存器 R8_USB_INT_FG, 根据各中断标志分别进行相应的处理; 并且, 如果 RB_UIF_TRANSFER 有效, 那么还需要继续分析 USB 中断状态寄存器 R8_USB_INT_ST, 根据当前 USB 传输事务的应答 PID 标识 MASK_UIS_H_RES 进行相应的处理。

如果事先设定了主机接收端点的 IN 事务的同步触发位 (RB_UH_R_TOG), 那么可以通过 RB_U_TOG_OK 或者 RB_UIS_TOG_OK 判断当前所接收到的数据包的同步触发位是否与主机接收端点的同步触发位匹配, 如果数据同步, 则数据有效; 如果数据不同步, 则数据应该被丢弃。每次处理完 USB 发送或者接收中断后, 都应该正确修改相应主机端点的同步触发位, 用于同步下次所发送的数据包和检测下次所接收的数据包是否同步; 另外, 通过设置 RB_UH_T_AUTO_TOG 和 RB_UH_R_AUTO_TOG 可以实现在发送成功或接收成功后自动翻转相应的同步触发位。

USB 主机令牌设置寄存器 R8_UH_EP_PID 用于设置被操作的目标设备的端点号和本次 USB 传输事务的令牌 PID 包标识。SETUP 令牌和 OUT 令牌所对应的数据由主机发送端点提供, 准备发送的数据在

R16_UH_TX_DMA 缓冲区中，准备发送的数据长度设置在 R16_UH_TX_LEN 中；IN 令牌所对应数据由目标设备返回给主机接收端点，接收到数据存放 R16_UH_RX_DMA 缓冲区中，接收到的数据长度存放在 R8_USB_RX_LEN 中。

表 5-6 USB 主机相关寄存器列表（标灰受 RB_UC_RESET_SIE 复位控制）

名称	访问地址	描述	复位值
R8_UHOST_CTRL	0x40023401	USB 主机物理端口控制寄存器	0xX0
R8_UH_EP_MOD	0x4002340d	USB 主机端点模式控制寄存器	0x00
R16_UH_RX_DMA	0x40023418	USB 主机接收缓冲区起始地址	0xXXXX
R16_UH_TX_DMA	0x4002341c	USB 主机发送缓冲区起始地址	0xXXXX
R8_UH_SETUP	0x40023426	USB 主机辅助设置寄存器	0x00
R8_UH_EP_PID	0x40023428	USB 主机令牌设置寄存器	0x00
R8_UH_RX_CTRL	0x4002342a	USB 主机接收端点控制寄存器	0x00
R8_UH_TX_LEN	0x4002342c	USB 主机发送长度寄存器	0xXX
R8_UH_TX_CTRL	0x4002342e	USB 主机发送端点控制寄存器	0x00

USB 主机物理端口控制寄存器 (R8_UHOST_CTRL)

位	名称	访问	描述	复位值
7	RB_UH_PD_DIS	RW	USB 主机端口 UD+/UD- 引脚内部下拉电阻控制位： 1：禁用内部下拉；0：使能内部下拉。 可用于 GPIO 模式提供下拉电阻。	1
6	Reserved	RO	保留。	0
5	RB_UH_DP_PIN	RO	当前 UD+ 引脚状态： 1：高电平； 0：低电平。	X
4	RB_UH_DM_PIN	RO	当前 UD- 引脚状态： 1：高电平； 0：低电平。	X
3	Reserved	RO	保留。	0
2	RB_UH_LOW_SPEED	RW	USB 主机端口低速模式使能位： 1：选择 1.5Mbps 低速模式； 0：选择 12Mbps 全速模式。	0
1	RB_UH_BUS_RESET	RW	USB 主机模式总线复位控制位： 1：强制输出 USB 总线复位； 0：结束输出。	0
0	RB_UH_PORT_EN	RW	USB 主机端口使能位： 1：使能主机端口；0：禁用主机端口。 当 USB 设备断开连接时，该为自动清 0。	0

USB 主机端点模式控制寄存器 (R8_UH_EP_MOD)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
6	RB_UH_EP_TX_EN	RW	主机发送端点发送 (SETUP/OUT) 使能位： 1：使能端点发送；	0

			0: 禁止端点发送。	
5	Reserved	RO	保留。	0
4	RB_UH_EP_TBUF_MOD	RW	主机发送端点发送数据缓冲区模式控制位。	0
3	RB_UH_EP_RX_EN	RW	主机接收端点接收 (IN) 使能位: 1: 使能端点接收; 0: 禁止端点接收。	0
[2:1]	Reserved	RO	保留。	00b
0	RB_UH_EP_RBUF_MOD	RW	USB 主机接收端点接收数据缓冲区模式控制位。	0

由 RB_UH_EP_TX_EN 和 RB_UH_EP_TBUF_MOD 组合控制主机发送端点数据缓冲区模式，参考下表。

表 4-7 主机发送缓冲区模式

RB_UH_EP_TX_EN	RB_UH_EP_TBUF_MOD	描述：以 R16_UH_TX_DMA 为起始地址
0	X	端点被禁用，未用到 R16_UH_TX_DMA 缓冲区。
1	0	单 64 字节发送缓冲区 (SETUP/OUT)。
1	1	双 64 字节发送缓冲区，通过 RB_UH_T_TOG 选择： 当 RB_UH_T_TOG=0 时选择前 64 字节缓冲区； 当 RB_UH_T_TOG=1 时选择后 64 字节缓冲区。

由 RB_UH_EP_RX_EN 和 RB_UH_EP_RBUF_MOD 组合控制主机接收端点数据缓冲区模式，参考下表。

表 4-8 主机接收缓冲区模式

RB_UH_EP_RX_EN	RB_UH_EP_RBUF_MOD	结构描述：以 R16_UH_RX_DMA 为起始地址
0	X	端点被禁用，未用到 R16_UH_RX_DMA 缓冲区。
1	0	单 64 字节接收缓冲区 (IN)。
1	1	双 64 字节接收缓冲区，通过 RB_UH_R_TOG 选择： 当 RB_UH_R_TOG=0 时选择前 64 字节缓冲区； 当 RB_UH_R_TOG=1 时选择后 64 字节缓冲区。

USB 主机接收缓冲区起始地址 (R16_UH_RX_DMA)

位	名称	访问	描述	复位值
[15:0]	R16_UH_RX_DMA	RW	主机端点数据接收缓冲区起始地址。 低 15 位有效，地址必须 4 字节对齐。	XXXXb

USB 主机发送缓冲区起始地址 (R16_UH_TX_DMA)

位	名称	访问	描述	复位值
[15:0]	R16_UH_TX_DMA	RW	主机端点数据发送缓冲区起始地址。 低 15 位有效，地址必须 4 字节对齐。	XXXXb

USB 主机辅助设置寄存器 (R8_UH_SETUP)

位	名称	访问	描述	复位值
7	RB_UH_PRE_PID_EN	RW	低速前导包 PRE PID 使能位： 1: 使能，用于通过外部 HUB 与低速 USB 设备通讯。	0

			0: 禁用低速前导包。	
6	RB_UH_SOF_EN	RW	自动产生 SOF 包使能位: 1: 主机自动产生 SOF 包; 0: 关闭自动 SOF 功能。	0
[5:0]	Reserved	RO	保留。	000000b

USB 主机令牌设置寄存器 (R8_UH_EP_PID)

位	名称	访问	描述	复位值
[7:4]	MASK_UH_TOKEN	RW	设置本次 USB 传输事务的令牌 PID 标识。	0000b
[3:0]	MASK_UH_ENDP	RW	设置本次被操作的目标设备的端点号。	0000b

USB 主机接收端点控制寄存器 (R8_UH_RX_CTRL)

位	名称	访问	描述	复位值
7	RB_UH_R_TOG	RW	USB 主机接收器 (处理 IN 事务) 期望的同步触发位: 1: 期望 DATA1; 0: 期望 DATA0。	0
[6:5]	Reserved	RO	保留。	00b
4	RB_UH_R_AUTO_TOG	RW	同步触发位自动翻转使能控制位: 1: 数据接收成功后自动翻转相应的期待同步触发位 (RB_UH_R_TOG); 0: 手动控制同步触发位 (RB_UH_R_TOG)。	0
3	Reserved	RO	保留。	0
2	RB_UH_R_RES	RW	主机接收器对 IN 事务的响应控制位: 1: 无响应, 用于非 0 端点的实时/同步传输; 0: 应答 ACK。	0
[1:0]	Reserved	RO	保留。	00b

USB 主机发送长度寄存器 (R8_UH_TX_LEN)

位	名称	访问	描述	复位值
[7:0]	R8_UH_TX_LEN	RW	设置 USB 主机发送端点准备发送的数据字节数。	XXh

USB 主机发送端点控制寄存器 (R8_UH_TX_CTRL)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
6	RB_UH_T_TOG	RW	USB 主机发送器 (处理 SETUP/OUT 事务) 准备的同步触发位: 1: 表示发送 DATA1; 0: 表示发送 DATA0。	0
5	Reserved	RO	保留。	0
4	RB_UH_T_AUTO_TOG	RW	同步触发位自动翻转使能控制位: 1: 数据发送成功后自动翻转相应的同步触发位 (RB_UH_T_TOG);	0

			0: 手动控制同步触发位 (RB_UH_T_TOG)。	
[3:1]	Reserved	RO	保留。	000b
0	RB_UH_T_RES	RW	USB 主机发送器对 SETUP/OUT 事务的响应控制位: 1: 期望无响应, 用于非 0 端点的实时/同步传输; 0: 期望应答 ACK。	0

6 USB 全速设备控制器 (USBD)

增加内置电阻和 USB 低速 (1.5Mbps) 通讯模式配置。

见本手册“2 扩展配置”部分。

7 模拟/数字转换 (ADC/TKey)

7.1 ADC 模拟/数字转换器

系统内置 1 个 12 位 ADC 转换单元, 采样 16 个外部通道和 2 个内部信号源。可完成单次或连续转换模式、通道间自动扫描模式、间断模式、外部触发模式等功能。提供了模拟看门狗检测通道电压对比电压阈值上下限。

7.2 TKey 触摸检测控制器

系统新增触摸检测控制器 (TKey) 模块, 将外部电容量转换为电压量进行采样, 实现触摸按键检测功能。TKEY 模块复用 ADC 的 16 个外部模拟通道, 并和 ADC 控制器联合使用实现触摸检测。

7.3 寄存器描述

表 7-1 TKEY 相关寄存器列表

名称	访问地址	描述	复位值
R32_TKEY_CTLR	0x40012404	配置寄存器	0x00000000
R32_TKEY_CHARGE1	0x4001240C	充电采样时间寄存器 1	0x00000000
R32_TKEY_CHARGE2	0x40012410	充电采样时间寄存器 2	0x00000000
R32_TKEY_DISCHARGE	0x4001243C	放电时间寄存器	X
R32_TKEY_ACT	0x4001244C	TKEY 启动寄存器	X
R32_TKEY_DR	0x4001244C	TKEY 数据寄存器	X

配置寄存器 (TKEY_CTLR)

偏移地址: 0x04

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ADCReserved							TKENABLE	ADCReserved							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADCReserved															

位	名称	访问	描述	复位值
[31:25]	ADCReserved	RO	保留 ADC 模块功能。参考 ADC_CTLR1 寄存器。	0
24	TKENABLE	RW	TKEY 模块使能控制： 1：开启 TKEY 模块； 0：关闭 TKEY 模块。	0
[23:0]	ADCReserved	RO	保留 ADC 模块功能。参考 ADC_CTLR1 寄存器。	0

注：此寄存器映射 ADC 模块的控制寄存器 (ADC_CR1)。因此 ADCReserved[31:25][23:0] 仍保留 ADC 模块控制功能。

充电采样时间寄存器 1 (TKEY_CHARGE1)

偏移地址：0x0C

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved								TKCG17[2:0]			TKCG16[2:0]			TKCG15[2:1]	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TKCG15		TKCG14[2:0]			TKCG13[2:0]			TKCG12[2:0]			TKCG11[2:0]		TKCG10[2:0]		

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:0]	TKCGx	RW	TKCGx[2:0]：选择通道 x 的充电采样时间 这些为用于独立地选择每个通道的充电时间。 000：1.5 周期 100：41.5 周期 001：7.5 周期 101：55.5 周期 010：13.5 周期 110：71.5 周期 011：28.5 周期 111：239.5 周期 时间基准：ADC 时钟。	0

注：此寄存器映射 ADC 模块的采样时间寄存器 1 (ADC_SMPR1)。配置 ADC 功能时，为通道的采用时间；配置 TKEY 功能时，为通道充电时间。

充电采样时间寄存器 2 (TKEY_CHARGE2)

偏移地址：0x10

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved		TKCG9[2:0]			TKCG8[2:0]			TKCG7[2:0]			TKCG6[2:0]			TKCG5[2:1]	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TKCG5		TKCG4[2:0]			TKCG3[2:0]			TKCG2[2:0]			TKCG1[2:0]		TKCG0[2:0]		

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:0]	TKCGx	RW	TKCGx[2:0]：选择通道 x 的充电采样时间 这些为用于独立地选择每个通道的充电时间。 000：1.5 周期 100：41.5 周期	0

			001: 7.5 周期	101: 55.5 周期
			010: 13.5 周期	110: 71.5 周期
			011: 28.5 周期	111: 239.5 周期
			时间基准: ADC 时钟。	

注: 此寄存器映射 ADC 模块的采样时间寄存器 1 (ADC_SMPR2)。配置 ADC 功能时, 为通道的采用时间; 配置 TKEY 功能时, 为通道充电时间。

放电时间寄存器 (TKEY_DISCHARGE)

偏移地址: 0x3C

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved								TKDCRGT [7:0]							

位	名称	访问	描述	复位值
[31:8]	Reserved	RO	保留。	0
[7:0]	TKDCRGT	WO	TKEY 放电时间配置值。 实际放电时间为 (TKDCRGT+1) T _{sys}	0

注: 此寄存器映射 ADC 模块的注入数据寄存器 1 (ADC_IDATAR1)。因此当该地址寄存器进行“写操作”时, 作为 TKEY 模块的放电时间寄存器 (TKEY_DISCHARGE) 执行; 进行“读操作”时, 作为 ADC 模块的注入数据寄存器 1 (ADC_IDATAR1) 执行。

TKEY 启动寄存器 (TKEY_ACT)

偏移地址: 0x4C

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved								TKACT [7:0]							

位	名称	访问	描述	复位值
[31:8]	Reserved	RO	保留。	0
[7:0]	TKACT	WO	开始。此寄存器“写操作”启动一次 TKEY 通道检测。建议固定写 0x00。	0

TKEY 数据寄存器 (TKEY_DR)

偏移地址: 0x4C

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA [15:0]															

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:0]	DATA	RO	转换的数据。	0

注：此寄存器映射 ADC 模块的规则数据寄存器（ADC_DR）。

7.4 可编程的通道充电采样时间

TKEY 转换过程实际上需要先使用若干个系统时钟周期（ T_{sys} ）进行放电，然后再通过若干个 ADC_CLK 周期对通道进行充电电压采样，充电周期数通过 TKEY_CHARGEx 寄存器中的 TKCGx[2:0] 位更改，每个通道可以分别用不同的充电周期来调整采样电压。

总的流程转换时间如下计算：

$$T_{conv} = \text{放电周期数} (T_{sys}) + \text{充电周期数} (T_{ADCLK}) + 13.5 \text{ 个 } T_{ADCLK}$$

7.5 TKEY 操作流程

TKEY 检测过程需要 ADC 模块配合进行，所以使用 TKEY 功能时，要确保 ACON 位为 '1'，ADC 处于开启状态。TKEY 支持单通道采样，由 TKEY_ACT 寄存器的“写操作”启动一次转换，需要将待转换的通道配置到 ADC 模块的规则组序列第一个。不进行 TKEY 转换时，仍然可以保留 ADC 转换功能。

- 1) 初始化 ADC 功能，配置 ADC 模块为单次转换模块，置 ACON 位为 '1'，唤醒 ADC 模块。将 TKEY_CTLR 寄存器的 TKENABLE 位置 '1'，打开 TKEY 模块功能。
- 2) 设置要转换的通道，将通道号写入 ADC 规则组序列中第一个转换位置（ADC_RSQR3[4:0]）。
- 3) 设置通道的放电时间，写 TKEY_DISCHARGE 寄存器，放电最小时间 1 个系统时钟（ T_{sys} ），所有通道的放电时间都一样，如果要设不一样需要重新写入。
- 4) 设置通道的充电采样时间，写 TKEY_CHARGEx 寄存器，可为每个通道配置不同的充电采样时间。
- 5) 写 TKEY_ACT 寄存器，启动一次 TKEY 的采样和转换，建议写入 0x00 以达到内部 0 等待执行操作。
- 6) 等待 ADC 状态寄存器的 EOC 转换结束标志位置 '1'，读取 ADC_DR 寄存器得到此次转换值。
- 7) 如果需要下次转换，重复 2-6 步骤。如果不需修改通道放电时间或充电采样时间，可省略步骤 3 或 4。

8 数字/模拟转换（DAC）

相比同级产品，系统增加了数字/模拟转换模块（DAC），包含 1 个 12 位数字输入转换 2 路模拟输出的转换器，可实现输出三角波、噪声波等功能。支持触发转换，DMA。

操作寄存器包括通道 1 和通道 2 的配置，当同时使能（TENx 位为 '1'）2 个通道的输出，将以通道 1 的配置输出相同波形到 2 个硬件通道上；当只使能 1 号通道的输出，将以 1 号通道配置输出波形到 1 号硬件通道上，2 号通道不输出；当只使能 2 号通道的输出，将以 2 号通道配置输出波形到 2 号硬件通道上，1 号通道不输出。

9 闪存及用户选择字操作

9.1 闪存组织

芯片内部闪存组织结构如下（以 CH32F103R8T6 为例）：

表 9-1 闪存组织结构

块	名称	地址范围	大小（字节）
主存储器	页 0	0x08000000 - 0x0800007F	128
	页 1	0x08000080 - 0x080000FF	128
	页 2	0x08000100 - 0x0800017F	128
	页 3	0x08000180 - 0x080001FF	128
	页 4	0x08000200 - 0x0800027F	128
	页 5	0x08000280 - 0x080002FF	128
	页 6	0x08000300 - 0x0800037F	128
	页 7	0x08000380 - 0x080003FF	128

	页 511	0x0800FF80 - 0x0800FFFF	128
信息块	系统引导代码存储 1	0x1FFFF000 - 0x1FFFF7FF	2K
	用户选择字	0x1FFFF800 - 0x1FFFF87F	128
	厂商配置字	0x1FFFF880 - 0x1FFFF8FF	128
	系统引导代码存储 2	0x1FFFF900 - 0x1FFFFFFF	1792

上述主存储器区域用于用户的应用程序存储，以 4K 字节（32 页）单位进行写保护划分；除了“厂商配置字”区域出厂锁定，用户不可访问，其他区域在一定条件下用户可操作。

9.2 闪存编程及安全性

1) 2 种编程/擦除方式

- 标准编程：此方式是默认编程方式（兼容方式）。这种模式下 CPU 以单次 2 字节方式执行编程，单次 1K 字节执行擦除及整片擦除操作。
- 快速编程：此方式采用页操作方式（推荐）。经过特定序列解锁后，执行单次 128 字节的编程及 128 字节擦除。

2) 安全性-防止非法访问（读、写、擦）

- 页写入保护
- 读保护

读保护状态下：

- 1) 主存储器 0-31 页（4K 字节）自动写保护状态，不受 R32_FLASH_WPR 寄存器控制；解除读保护状态，所有主存储页都由 R32_FLASH_WPR 寄存器控制。
- 2) 系统引导代码区、SWD 模式、RAM 区域都不可对主存储器进行擦除或编程，整片擦除除外。可擦除或编程用户选择字区域。如果试图解除读保护（编程用户字），芯片将自动擦除整片用户区。

注：进行闪存的编程/擦除操作时，必须打开内部 RC 振荡器（HSI）。

9.3 寄存器描述

表 9-2 FLASH 相关寄存器列表

名称	访问地址	描述	复位值
R32_FLASH_ACTLR	0x40022000	访问控制寄存器	0x00000030
R32_FLASH_KEYR	0x40022004	FPEC 键寄存器	X
R32_FLASH_OBKEYR	0x40022008	OBKEY 寄存器	X
R32_FLASH_STATR	0x4002200C	状态寄存器	0x00000000
R32_FLASH_CTLR	0x40022010	配置寄存器	0x00000080
R32_FLASH_ADDR	0x40022014	地址寄存器	X
R32_FLASH_OBR	0x4002201C	选择字寄存器	0x03FFFFFFC
R32_FLASH_WPR	0x40022020	写保护寄存器	0xFFFFFFFF
R32_FLASH_MODEKEYR	0x40022024	扩展键寄存器	X

访问控制寄存器 (FLASH_ACTLR)

偏移地址: 0x00

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved											PRFTB S	PRFTB E	Reser ved	LATENCY[2:0]	

位	名称	访问	描述	复位值
[31:6]	Reserved	RO	保留。	0
5	PRFTBS	RO	预取缓冲区状态: 1: 预取缓冲区开启; 0: 预取缓冲区关闭。	1
4	PRFTBE	RW	预取缓冲区使能 1: 启用预取缓冲区; 0: 关闭预取缓冲区。	1
3	Reserved	RO	保留。	0
[2:0]	LATENCY	RW	时延。系统时钟 (SYSCLK) 和闪存访问时间的比例: 000: 零等待, 建议 $0 < \text{SYSCLK} \leq 24\text{MHz}$; 001: 1 个等待, 建议 $24\text{MHz} < \text{SYSCLK} \leq 48\text{MHz}$; 010: 2 个等待, 建议 $48\text{MHz} < \text{SYSCLK} \leq 72\text{MHz}$ 。	000b

FPEC 键寄存器 (FLASH_KEYR)

偏移地址: 0x04

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
KEYR[31:16]															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KEYR[15:0]															

位	名称	访问	描述	复位值
[31:0]	KEYR	WO	FPEC 键，用于输入 FPEC 的解锁键包括： RDPRT 键 = 0x000000A5； KEY1 = 0x45670123； KEY2 = 0xCDEF89AB。	X

OBKEY 寄存器 (FLASH_OBKEYR)

偏移地址: 0x08

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OBKEYR[31:16]															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OBKEYR[15:0]															

位	名称	访问	描述	复位值
[31:0]	OBKEYR	WO	选择字键，用于输入选择字键解除 OPTWRE。	X

状态寄存器 (FLASH_STATR)

偏移地址: 0x0C

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved										EOP	WRPRT ERR	Reserved			BSY

位	名称	访问	描述	复位值
[31:6]	Reserved	RO	保留。	0
5	EOP	RW1	指示操作结束，写 1 清零。 每次成功擦除或编程时，硬件会置位。	0
4	WRPRTERR	RW1	指示写保护错误，写 1 清零。 如果对写保护的地址编程时，硬件会置位。	0
[3:1]	Reserved	RO	保留。	0
0	BSY	RO	指示忙状态： 1：表示闪存操作正在进行； 0：操作结束或发生错误。	0

注：进行编程操作时，需要确定 FLASH_CTLR 寄存器的 STRT 位为 0。

配置寄存器 (FLASH_CTLR)

偏移地址: 0x10

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved												BUF RST	BUF LOAD	FTER	FTPG
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

FLOCK	Reserved	EOPIE	Reserved	ERRIE	OBWRE	Reserved	LOCK	STRT	OBER	OBPG	Reserved	MER	PER	PG
-------	----------	-------	----------	-------	-------	----------	------	------	------	------	----------	-----	-----	----

位	名称	访问	描述	复位值
[31:20]	Reserved	RO	保留。	0
19	BUFRST	RW	执行内部缓冲区数据清除。	0
18	BUFLOAD	RW	执行数据加载到内部缓冲区。	0
17	FTER	RW	执行快速页（128Byte）擦除操作。	0
16	FTPG	RW	执行快速编程操作。	0
15	FLOCK	RW1	快速编程锁。只能写‘1’。当该位为‘1’时表示快速编程/擦除模式不可用。在检测到正确的解锁序列后，硬件清除此位为‘0’。软件置1，重新加锁。	1
[14:13]	Reserved	RO	保留。	0
12	EOPIE	RW	操作完成中断控制（FLASH_STATR 寄存器中 EOP 置位）： 1：允许产生中断； 0：禁止产生中断。	0
11	Reserved	RO	保留。	0
10	ERRIE	RW	错误状态中断控制（FLASH_STATR 寄存器中 PGERR/WRPRTERR 置位）： 1：允许产生中断； 0：禁止产生中断。	0
9	OBWRE	RW0	用户选择字锁，软件清0： 1：表示可以对用户选择字进行编程操作。需要在 FLASH_OBKEYR 寄存器中写入正确序列后由硬件置位。 0：软件清零后重新加锁用户选择字。	0
8	Reserved	RO	保留。	0
7	LOCK	RW1	锁。只能写‘1’。当该位为‘1’时表示 FPEC 和 FLASH_CTLR 被锁住不可写。在检测到正确的解锁序列后，硬件清除此位为‘0’。在一次不成功的解锁操作后，直到下次系统复位前，该位不会再改变。	1
6	STRT	RW1	开始。置1启动一次擦除或编程动作，硬件自动清0（BSY 变‘1’）。	0
5	OBER	RW	执行用户选择字擦除	0
4	OBPG	RW	执行用户选择字编程	0
3	Reserved	RO	保留。	0
2	MER	RW	执行全擦除操作（擦除整个用户区）。	0
1	PER	RW	执行标准页（1KB）擦除操作。	0
0	PG	RW	执行标准编程操作。	0

地址寄存器 (FLASH_ADDR)

偏移地址: 0x14

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ADDR[31:16]															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADDR[15:0]															

位	名称	访问	描述	复位值
[31:0]	ADDR	WO	擦除的闪存地址。 当 FLASH_SR 寄存器中的 BSY 位为 '1' 时，不能写此寄存器。	X

选择字寄存器 (FLASH_OBR)

偏移地址: 0x1C

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved						USER Reserved	POR CTR	USB PU	USB MODE	STAN DY RST	STOP RST	IWDG SW	RDPRT	OBERR	

位	名称	访问	描述	复位值			
[31:10]	Reserved	RO	保留。	0			
9	USER	RO	未使用。	X			
8							
7					POR_CTR	上电复位时间。	X
6					USB_PU	USB (兼容) 内部上拉电阻配置。	X
5					USB_MODE	USB (兼容) 速度模式配置。	X
4					STANDY_RST	待机模式下系统复位控制。	X
3					STOP_RST	停止模式下系统复位控制。	X
2	IWDG_SW	RO	独立看门狗 (IWDG) 硬件使能位。	X			
1	RDPRT	RO	读保护状态。 1: 表示闪存当前读保护有效。	X			
0	OBERR	RO	选择字错误。 1: 表示选择字和它的反码不匹配。	X			

注: USER 和 RDPRT 在系统复位后从用户选择字区域加载。

写保护寄存器 (FLASH_WPR)

偏移地址: 0x20

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
WPR[31:16]															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WPR[15:0]															

位	名称	访问	描述	复位值
[31:0]	WPR	RO	闪存写保护状态。 1: 写保护失效; 0: 写保护有效。 每个比特位代表 4K 字节 (32 页) 存储写保护状态。	X

注: WPR 在系统复位后从用户选择字区域加载。

扩展键寄存器 (FLASH_MODEKEYR)

偏移地址: 0x24

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MODEKEYR [31:16]															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MODEKEYR [15:0]															

位	名称	访问	描述	复位值
[31:0]	MODEKEYR	WO	输入下面序列解锁快速编程/擦除模式: KEY1 = 0x45670123; KEY2 = 0xCDEF89AB。	X

9.4 闪存操作流程

9.4.1 读操作

在通用地址空间内进行直接寻址, 任何 8/16/32 位数据的读操作都能访问闪存模块的内容并得到相应的数据。

9.4.2 解除闪存锁

系统复位后, 闪存控制器 (FPEC) 和 FLASH_CTLR 寄存器是被锁定的, 不可访问。通过写入序列到 FLASH_KEYR 寄存器可解锁闪存控制器模块。

解锁序列:

- 1) 向 FLASH_KEYR 寄存器写入 KEY1 = 0x45670123 (第 1 步必须是 KEY1);
- 2) 向 FLASH_KEYR 寄存器写入 KEY2 = 0xCDEF89AB (第 2 步必须是 KEY2)。

上述操作必须按序并连续执行, 否则属于错误操作, 会锁死 FPEC 模块和 FLASH_CTLR 寄存器并产生总线错误, 直到下次系统复位。

闪存控制器 (FPEC) 和 FLASH_CTLR 寄存器可以通过将 FLASH_CTLR 寄存器的 “LOCK” 位, 置 1 来再次锁定。

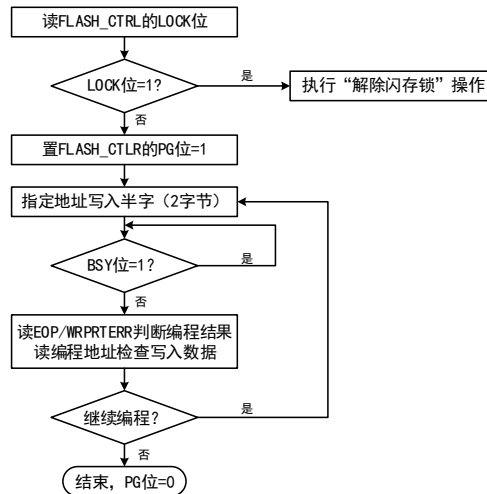
9.4.3 主存储器标准编程

标准编程每次可以写入 2 字节。当 FLASH_CTLR 寄存器的 PG 位为 ‘1’ 时, 每次向闪存地址写入半字 (2 字节) 将启动一次编程, 写入任何非半字数据, FPEC 都会产生总线错误。编程过程中, BSY

位为 ‘1’，编程结束，BSY 位为 ‘0’，EOP 位为 ‘1’。

注：当 BSY 位为 ‘1’ 时，将禁止对任何寄存器执行写操作。

编程过程：

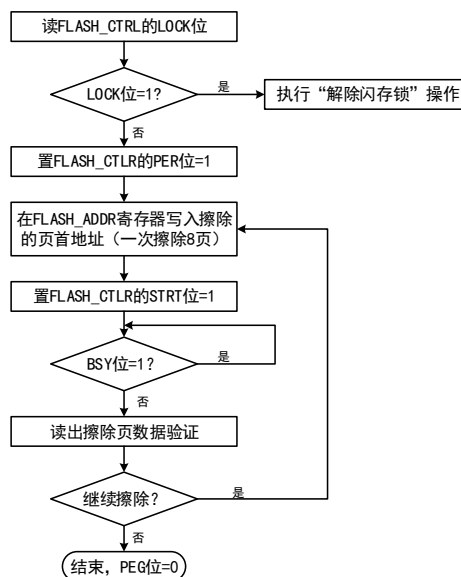


- 1) 检查 FLASH_CTRL 寄存器 LOCK，如果为 1，需要执行“解除闪存锁”操作。
- 2) 设置 FLASH_CTRL 寄存器的 PG 位为 ‘1’，开启标准编程模式。
- 3) 向指定闪存地址（偶地址）写入要编程的半字。
- 4) 等待 BSY 位变为 ‘0’ 或 FLASH_STATR 寄存器的 EOP 位为 ‘1’ 表示编程结束，将 EOP 位清 0。
- 5) 查询 FLASH_STATR 寄存器看是否有错误，或者读编程地址数据校验。
- 6) 继续编程可以重复 3-5 步骤，结束编程将 PG 位清 0。

9.4.4 主存储器标准擦除

闪存可以按标准页（1K 字节）擦除，也可以整片擦除。

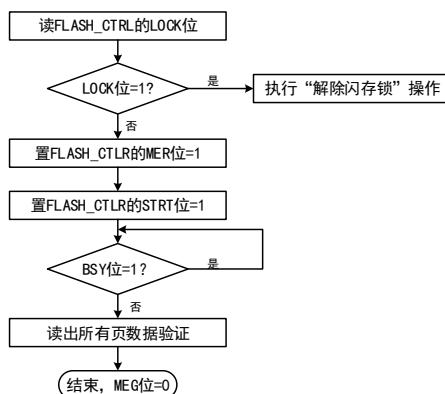
标准页擦除过程：



- 1) 检查 FLASH_CTRL 寄存器 LOCK 位，如果为 1，需要执行“解除闪存锁”操作。

- 2) 设置 FLASH_CTLR 寄存器的 PEG 位为 ‘1’，开启标准页擦除模式。
- 3) 向 FLASH_ADDR 寄存器写入选择擦除的页首地址。
- 4) 设置 FLASH_CTLR 寄存器的 STAT 位为 ‘1’，启动一次擦除动作。
- 5) 等待 BYS 位变为 ‘0’ 或 FLASH_STATR 寄存器的 EOP 位为 ‘1’ 表示擦除结束，将 EOP 位清 0。
- 6) 读擦除页的数据进行校验。
- 7) 继续标准页擦除可以重复 3-5 步骤，结束擦除将 PEG 位清 0。

整片擦除过程：



- 1) 检查 FLASH_CTLR 寄存器 LOCK 位，如果为 1，需要执行“解除闪存锁”操作。
- 2) 设置 FLASH_CTLR 寄存器的 MEG 位为 ‘1’，开启整片擦除模式。
- 3) 设置 FLASH_CTLR 寄存器的 STAT 位为 ‘1’，启动擦除动作。
- 4) 等待 BYS 位变为 ‘0’ 或 FLASH_STATR 寄存器的 EOP 位为 ‘1’ 表示擦除结束，将 EOP 位清 0。
- 5) 读擦除页的数据进行校验。
- 6) 将 MEG 位清 0。

9.4.5 快速编程模式解锁

通过写入序列到 FLASH_MODEKEYR 寄存器可解锁快速编程模式操作。解锁后，FLASH_CTLR 寄存器的 FLOCK 位将清 0，表示可以进行快速擦除和编程操作。通过将 FLASH_CTLR 寄存器的“FLOCK”位，软件置 1 来再次锁定。

解锁序列：

- 1) 向 FLASH_MODEKEYR 寄存器写入 KEY1 = 0x45670123；
- 2) 向 FLASH_MODEKEYR 寄存器写入 KEY2 = 0xCDEF89AB。

上述操作必须按序并连续执行，否则属于错误操作会锁定，直到下次系统复位才能重新解锁。

注：快速编程操作需要解除“LOCK”和“FLOCK”两层锁定。

9.4.6 主存储器快速编程

快速编程按页（128 字节）进行编程。系统内置了 128 字节缓存区，将要待编程的数据线保存到缓存区后执行一次编程操作，效率更高。

- 1) 检查 FLASH_CTLR 寄存器 LOCK 位，如果为 1，需要执行“解除闪存锁”操作。
- 2) 检查 FLASH_STATR 寄存器的 BSY 位，以确认没有其他正在进行的编程操作。
- 3) 检查 FLASH_CTLR 寄存器 FLOCK 位，如果为 1，需要执行“快速编程模式解锁”操作。

- 4) 设置 FLASH_CTLR 寄存器的 FTPG 位, 开启快速编程模式功能。
- 5) 设置 FLASH_CTLR 寄存器的 BUFRST 位, 执行清除内部 128 字节缓存区操作。
- 6) 等待 BYS 位变为 '0' 或 FLASH_STATR 寄存器的 EOP 位为 '1' 表示清除结束, 将 EOP 位清 0。
- 7) 向指定地址开始连续写入 16 字节数据 (4 字节/次操作, 写的地址每次偏移量为 4), 然后设置 FLASH_CTLR 寄存器的 BUFLOAD 位, 执行加载到缓存区。
- 8) 等待 BYS 位变为 '0' 或 FLASH_STATR 寄存器的 EOP 位为 '1' 表示加载结束, 将 EOP 位清 0。
- 9) 重复步骤 7-8 共 8 次, 将 128 字节数据都加载到缓存区 (主要 8 轮操作地址要连续)。
- 10) 向 FLASH_ADDR 寄存器写入快速编程页的首地址。
- 11) 设置 FLASH_CTLR 寄存器的 STAT 位为 '1', 启动一次快速页编程动作。
- 12) 等待 BYS 位变为 '0' 或 FLASH_STATR 寄存器的 EOP 位为 '1' 表示编程结束, 将 EOP 位清 0。
- 13) 查询 FLASH_STATR 寄存器看是否有错误, 或者读编程地址数据校验。
- 14) 继续快速页编程可以重复 5-13 步骤, 结束编程将 FTPG 位清 0。

9.4.6 主存储器快速擦除

快速擦除也按页 (128 字节) 进行擦除。

- 1) 检查 FLASH_CTLR 寄存器 LOCK 位, 如果为 1, 需要执行“解除闪存锁”操作。
- 2) 检查 FLASH_STATR 寄存器的 BSY 位, 以确认没有其他正在进行的编程操作。
- 3) 检查 FLASH_CTLR 寄存器 FLOCK 位, 如果为 1, 需要执行“快速编程模式解锁”操作。
- 4) 设置 FLASH_CTLR 寄存器的 FTER 位, 开启快速擦除模式功能。
- 5) 向 FLASH_ADDR 寄存器写入快速擦除页的首地址。
- 6) 设置 FLASH_CTLR 寄存器的 STAT 位为 '1', 启动一次快速页擦除动作。
- 7) 等待 BYS 位变为 '0' 或 FLASH_STATR 寄存器的 EOP 位为 '1' 表示擦除结束, 将 EOP 位清 0。
- 8) 查询 FLASH_STATR 寄存器看是否有错误, 或者读擦除页地址数据校验。
- 9) 继续快速页擦除可以重复 5-8 步骤, 结束擦除将 FTER 位清 0。

9.5 用户选择字

用户选择字固化在 FLASH 中, 在系统复位后会被重新装载到相应寄存器, 用户可以任意的进行擦除和编程。用户选择字信息块总共有 8 个字节 (4 个字节为写保护, 1 个字节为读保护, 1 个字节为配置选项, 2 个字节存储用户数据), 每个位都有其反码位用于装载过程中的校验。下面描述了选择字信息结构和意义。

表 9-3 32 位选择字格式划分

[31:24]	[23:16]	[15:8]	[7:0]
选择字字节 1 反码	选择字字节 1	选择字字节 0 反码	选择字字节 0

表 9-4 用户选择字信息结构

地址 位	[31:24]	[23:16]	[15:8]	[7:0]
0x1FFFF800	nUSER	USER	nRDPR	RDPR
0x1FFFF804	nData1	Data1	nData0	Data0

0x1FFFF808	nWRPR1	WRPR1	nWRPRO	WRPRO
0x1FFFF80C	nWRPR3	WRPR3	nWRPR2	WRPR2

名称/字节		描述	复位值
RDPR		读保护控制位，配置是否可以读出闪存中的代码。 0xA5：若此字节为 0xA5（nRDP 必须为 0x5A），表示当前代码处于非读保护状态，可以读出； 其他值：表示代码读保护状态，不可读，0-31 页（32K）将自动写保护，不受 WRPO 控制。	0x01
	[7:6]	Reserved	保留。
USER	5	POR_CTR	上电复位时间配置： 1：复位时间 16.384ms； 0：复位时间 40.96ms。
	4	USBD_PU	USBD（兼容）内部上拉电阻配置： 1：关闭 USBD 内部上拉电阻（推荐）； 0：开启 USBD 内部上拉电阻。
	3	USBD_MODE	USBD（兼容）速度模式配置： 1：全速模式 USBD（推荐）； 0：低速模式 USBD。
	2	STANDY_RST	待机模式下系统复位控制： 1：不启用，进入待机模式系统不复位； 0：启用，进入待机模式产生系统复位。
	1	STOP_RST	停止模式下系统复位控制： 1：不启用，进入停止模式不复位系统； 0：启用，进入停止模式产生系统复位。
	0	IWDG_SW	独立看门狗（IWDG）硬件使能位： 1：IWDG 功能由软件开启，禁止硬件开启； 0：IWDG 功能由硬件开启（随 LSI 时钟决定）。
	Data0 - Data1		存储用户数据 2 字节。
WRPRO - WRPR3		写保护控制位。每个比特位用于控制主存储器中 4K 字节的写保护状态： 1：关闭写保护； 0：启用写保护。 4 个字节用于保护总共 128K 字节的主存储器。 WRPO：0 - 32K 字节地址存储写保护控制； WRP1：32K - 64K 字节地址存储写保护控制； WRP2：64K - 96K 字节地址存储写保护控制； WRP3：96K - 128K 字节地址存储写保护控制。	

9.5.1 用户选择字解锁

通过写入序列到 FLASH_OBKEYR 寄存器可解锁用户选择字操作。解锁后，FLASH_CTLR 寄存器的 OBWRE 位将置 1，表示可以进行用户选择字的擦除和编程。通过将 FLASH_CTLR 寄存器的“OBWRE”位，软件清 0 来再次锁定。

解锁序列:

- 1) 向 FLASH_OBKEYR 寄存器写入 KEY1 = 0x45670123;
- 2) 向 FLASH_OBKEYR 寄存器写入 KEY2 = 0xCDEF89AB。

注: 用户选择字操作需要解除“LOCK”和“OBWRE”两层锁定。

9.5.2 用户选择字编程

只支持标准编程方式, 一次写入半字 (2 字节)。实际过程中, 对用户选择字进行编程时, FPEC 只使用半字中的低字节, 并自动计算出高字节 (高字节为低字节的反码), 然后开始编程操作, 这将保证用户选择字中的字节和它的反码始终是正确的。

- 1) 检查 FLASH_CTLR 寄存器 LOCK 位, 如果为 1, 需要执行“解除闪存锁”操作。
- 2) 检查 FLASH_STATR 寄存器的 BSY 位, 以确认没有其他正在进行的编程操作。
- 3) 检查 FLASH_CTLR 寄存器 OBWRE 位, 如果为 0, 需要执行“用户选择字解锁”操作。
- 4) 设置 FLASH_CTLR 寄存器的 OBPG 位为 ‘1’, 开启用户选择字编程。
- 5) 写入要编程的半字 (2 字节) 到指定地址。
- 6) 等待 BYS 位变为 ‘0’ 或 FLASH_STATR 寄存器的 EOP 位为 ‘1’ 表示编程结束, 将 EOP 位清 0。
- 7) 读编程地址数据校验。
- 6) 继续编程可以重复 5-7 步骤, 结束编程将 OBPG 位清 0。

注: 当修改选择字中的“读保护”变成“非保护”状态时, 会自动执行一次整片擦除主存储区操作。如果修改“读保护”之外的选型, 则不会出现整片擦除的操作。

9.5.3 用户选择字擦除

直接擦除整个 128 字节用户选择字区域。

- 1) 检查 FLASH_CTLR 寄存器 LOCK 位, 如果为 1, 需要执行“解除闪存锁”操作。
- 2) 检查 FLASH_STATR 寄存器的 BSY 位, 以确认没有其他正在进行的编程操作。
- 3) 检查 FLASH_CTLR 寄存器 OBWRE 位, 如果为 0, 需要执行“用户选择字解锁”操作。
- 4) 设置 FLASH_CTLR 寄存器的 OBER 位为 ‘1’, 开启用户选择字擦除。
- 5) 等待 BYS 位变为 ‘0’ 或 FLASH_STATR 寄存器的 EOP 位为 ‘1’ 表示擦除结束, 将 EOP 位清 0
- 6) 读擦除地址数据校验。
- 7) 结束将 OBER 位清 0。

9.5.4 解除读保护

闪存是否读保护, 由用户选择字决定。读取 FLASH_OBR 寄存器, 当 RDPRT 位为 ‘1’ 表示当前闪存处于读保护状态, 闪存操作上受到读保护状态的一系列安全防护。

解除读保护过程如下:

- 1) 擦除整个用户选择字区域, 此时读保护字段 RDPR 将变成 0xFF, 此时读保护仍然有效。
- 2) 用户选择字编程, 写入正确的 RDPR 代码 0xA5 以解除闪存的读保护。(此步骤首先将导致系统自动对闪存执行整片擦除操作)
- 3) 进行上电复位以重新加载选择字节 (包括新的 RDPR 码), 此时读保护被解除。

9.5.5 解除写保护

闪存是否写保护，由用户选择字决定。读取 FLASH_WPR 寄存器，每个比特位代表 4K 字节闪存空间，当比特位为 ‘1’ 表示非写保护状态，为 ‘0’ 表示写保护。

解除写保护过程如下：

- 1) 擦除整个用户选择字区域。
- 2) 写入正确的 RDPR 码 0xA5，允许读访问；
- 3) 进行系统复位，重新加载选择字节（包括新的 WRPR[3:0] 字节），写保护被解除。

10 调试支持

- 调试方式支持 SWD 接口，不支持 JTAG 接口。上电默认 SWD（PA13/PA14）接口功能打开，可以通过软件配置寄存器将专用引脚 PA13 和 PA14 释放作为普通 I/O 口。
- TPIU（跟踪端口接口单元）：支持异步模式，不支持同步模式。
- 没有 ETM 模块（嵌入式跟踪微单元）。